

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-308690

(43)Date of publication of application : 02.11.2001

(51)Int.Cl.

H03K 17/08
H03K 19/0175

(21)Application number : 2000-119468 (71)Applicant : DENSO CORP

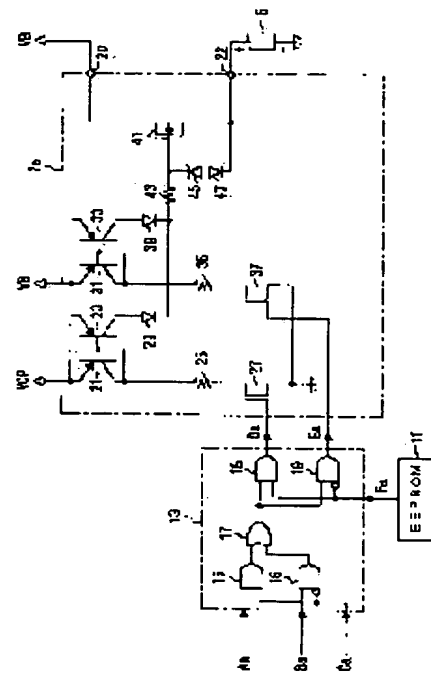
(22)Date of filing : 20.04.2000 (72)Inventor : NIIMI YUKIhide
ITABASHI TORU

(54) ELECTRIC LOAD DRIVE IC AND ITS USE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an electric load driving IC which can operate the back-up control to the electric load certainly when the micro-computer doesn't operate normally in spite the output mode of the drive current to the electric load can be set at high side or low side optionally.

SOLUTION: In this electric load drive IC; (1): in the case of the high side output mode that the output transistor (FET) 41 is connected at the higher potential than the load 5, a boosted voltage VCP higher than the battery voltage (VB) is supplied to the gate according to the control signal of the two control signals Aa or Ba selected by switch signal Ca (the selected signal); (2): in the case of the low side output mode that the FET 41 is connected at the potential lower than the load 5, VB is supplied to the gate according to the above selected signal. Switching of (1) or (2) is carried out corresponding to the signal Fa showing bit value of the data for setting the output mode written beforehand in non-volatile EEPROM 11.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-308690
(P2001-308690A)

(43) 公開日 平成13年11月2日 (2001.11.2)

(51) Int.Cl.

識別記号

F I

テマコード(参考)

H 0 3 K 17/08
19/0175

H 0 3 K 17/08
19/00

D 5 J 0 5 5
1 0 1 F 5 J 0 5 6

審査請求 未請求 請求項の数 3 O L (全 11 頁)

(21) 出願番号 特願2000-119468(P2000-119468)

(22) 出願日 平成12年4月20日 (2000.4.20)

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 新見 幸秀

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

(72) 発明者 板橋 徹

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

(74) 代理人 100082500

弁理士 足立 勉

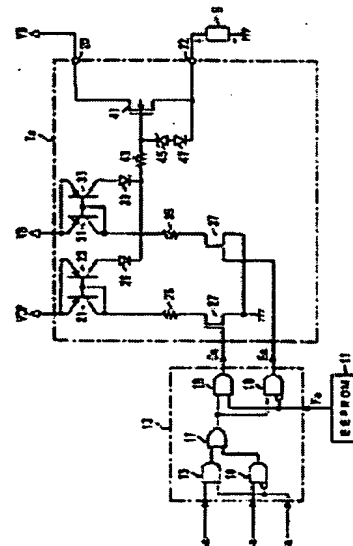
最終頁に続く

(54) 【発明の名称】 電気負荷駆動用 IC 及びその使用方法

(57) 【要約】

【課題】 電気負荷への駆動電流の出力形態をハイサイドとロウサイドとに任意に設定可能であるにも拘わらず、マイコンが正常動作しない場合の電気負荷に対するバックアップ制御を、確実に実施可能な電気負荷駆動用 IC を提供する。

【解決手段】 この電気負荷駆動用 IC では、出力トランジスタ (FET) 41 が負荷よりも高電位側に接続されるハイサイド出力形態の場合、そのゲートに、2つの制御信号 Aa、Ba のうち、切替信号 Ca によって選択される方の制御信号 (以下、選択信号) に応じて、バッテリー電圧 (以下単に VB) よりも高い昇圧電圧 VCP が供給され、FET 41 が負荷よりも低電位側に接続されるロウサイド出力形態の場合、そのゲートに、上記選択信号に応じて VB が供給されるが、上記の切替は、不揮発性の EEPROM 11 に予め書き込まれている出力形態設定用データのビット値を示す信号 Fa に応じて行われる。



【特許請求の範囲】

【請求項 1】 電気負荷に駆動電流を流すための電流供給経路に直列に接続される2つの出力端子と、前記電気負荷への通電及び非通電を指示する制御信号を、外部から入力するための入力手段とを備え、と共に、前記電気負荷に対する駆動電流の出力形態が、記憶手段に記憶されている出力形態設定用データに応じて、前記電流供給経路における前記電気負荷よりも高電位側に前記両出力端子が接続された状態で、前記入力手段により入力される制御信号に従い前記両出力端子間を導通させて前記電気負荷へ前記駆動電流を流し出すハイサイド出力形態と、前記電流供給経路における前記電気負荷よりも低電位側に前記両出力端子が接続された状態で、前記入力手段により入力される制御信号に従い前記両出力端子間を導通させて前記電気負荷側から前記駆動電流を引き込むロウサイド出力形態との、何れか一方に設定されるように構成され、前記制御信号を出力するマイクロコンピュータと共に電子制御装置に搭載される電気負荷駆動用ICであって、前記記憶手段は、電力供給が遮断された後でも記憶内容を保持可能な不揮発性メモリであり、前記電子制御装置が前記電気負荷を通電制御するように配置された状態で、当該ICにより初めて電気負荷への通電が実行される前までに、前記出力形態設定用データが前記記憶手段に予め書き込まれていること、

を特徴とする電気負荷駆動用IC。

【請求項 2】 請求項 1に記載の電気負荷駆動用ICにおいて、前記電気負荷への通電及び非通電を指示する第1の制御信号と、該第1の制御信号とは別に前記電気負荷への通電及び非通電を指示する第2の制御信号と、前記第1及び第2の制御信号のうちの何れを前記電気負荷の通電制御に使用するかを示す切替信号とを外部から入力して、前記切替信号が前記第1の制御信号の使用を示す方の論理レベルである場合には、前記第1の制御信号を前記制御信号として前記入力手段に供給し、前記切替信号が前記第2の制御信号の使用を示す方の論理レベルである場合には、前記第2の制御信号を前記制御信号として前記入力手段に供給する制御信号切替手段を備えていること、

を特徴とする電気負荷駆動用IC。

【請求項 3】 請求項 2に記載の電気負荷駆動用ICの使用方法であって、当該電気負荷駆動用ICを、前記マイクロコンピュータが正常に動作しているか否かを判断して、前記マイクロコンピュータが正常に動作していると判断している場合には、前記切替信号を前記第1の制御信号の使用を示す方の論理レベルで出力し、前記マイクロコンピュータが正常に動作していないと判断している場合には、前記切替信号を前記第2の制御信号

の使用を示す方の論理レベルで出力すると共に、前記マイクロコンピュータに代わって前記電気負荷への通電及び非通電を指示するバックアップ制御信号を出力するバックアップ制御用の回路を、前記マイクロコンピュータと共に備えた電子制御装置に搭載し、前記マイクロコンピュータから出力される制御信号を、前記第1の制御信号として前記制御信号切替手段に入力させると共に、前記バックアップ制御用の回路から出力されるバックアップ制御信号を、前記第2の制御信号として前記制御信号切替手段に入力させ、更に、前記バックアップ制御用の回路から出力される切替信号を前記制御信号切替手段に入力させること、

を特徴とする電気負荷駆動用ICの使用方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、マイクロコンピュータからの制御信号に応じて電気負荷に駆動電流を流す電気負荷駆動用ICに関し、特に、電気負荷に対する駆動電流の出力形態を、ハイサイド出力形態とロウサイド出力形態とに切り替えることが可能な電気負荷駆動用ICに関する。

【0002】

【従来の技術】 従来より、例えば自動車に搭載されるエンジン制御装置やトランスミッション制御装置などの車両用電子制御装置は、リレーやソレノイドといった様々な電気負荷を車両の運転状態に応じて駆動することにより制御対象を制御しているが、電気負荷に駆動電流を供給するための駆動形態は、その電気負荷の種類や用途によって異なり、ハイサイド駆動形態とロウサイド駆動形態との何れかが採られている。

【0003】 即ち、ハイサイド駆動形態の場合には、電気負荷の一端が負荷電源の低電位側（車両では、一般にバッテリーのマイナス端子の電位である接地電位）に接続されると共に、電気負荷の他端が電子制御装置に接続され、電子制御装置側から電気負荷へ駆動電流を流し出すこととなる。

【0004】 また、ロウサイド駆動形態の場合には、電気負荷の一端が負荷電源の高電位側（車両では、一般にバッテリーのプラス端子の電位であるバッテリー電圧）に接続されると共に、電気負荷の他端が電子制御装置に接続され、電気負荷側から電子制御装置側へと駆動電流を引き込むこととなる。

【0005】 そして、従来の車両用電子制御装置では、通電対象の電気負荷の駆動形態のみに対応する駆動手段（ハイサイド駆動手段又はロウサイド駆動手段）を回路基板上に夫々配置するようにしていたため、電気負荷の駆動形態が変わった場合には、大幅はハードウェア変更が必要となっていた。

【0006】 そこで、例えば米国特許第5828247号には、電気負荷への駆動電流の出力形態をプログラム

的にハイサイド出力形態とロウサイド出力形態とに切り替えることが可能な電気負荷駆動用ICが提案されている。具体的に説明すると、上記米国特許に記載の電気負荷駆動用ICは、電気負荷に駆動電流を供給する出力トランジスタとして、1つのNチャネルMOSFETを備えている。

【0007】そして、そのFETのソースが接地電位に接続され且つ一端がバッテリー電圧に接続された電気負荷の他端にFETのドレインが接続されて、そのFETのドレインから電気負荷の駆動電流を引き込む場合（即ち、電気負荷に駆動電流を流すための電流供給経路における該電気負荷よりも低電位側に、FETのドレインとソースとを直列に接続させて、そのFETをロウサイド駆動手段として用いることにより、当該ICの出力形態をロウサイド出力形態とする場合）には、外部からの制御信号に従って、FETのゲートにバッテリー電圧を供給して該FETをオンさせ、また、バッテリー電圧に上記FETのドレインが接続され且つ一端が接地電位に接続された電気負荷の他端にFETのソースが接続されて、そのFETのソースから電気負荷へ駆動電流を流し出す場合（即ち、電気負荷に駆動電流を流すための電流供給経路における該電気負荷よりも高電位側に、FETのドレインとソースとを直列に接続させて、そのFETをハイサイド駆動手段として用いることにより、当該ICの出力形態をハイサイド出力形態とする場合）には、外部からの制御信号に従って、FETのゲートにバッテリー電圧を昇圧した電圧を供給して該FETをオンさせるように構成されている。

【0008】尚、FETをハイサイド駆動手段として用いる場合に、そのゲートへバッテリー電圧よりも高い昇圧電圧を供給するようにしているのは、ハイサイド出力形態の場合にFETを確実にオンさせるためである。そして、こうした電気負荷駆動用ICによれば、その出力形態を、ハイサイド出力形態とロウサイド出力形態との何れかに任意に設定することができ、電気負荷の駆動形態の変更に対して柔軟に対応することができるようになる。

【0009】

【発明が解決しようとする課題】ところで、上記米国特許に記載の従来の電気負荷駆動用ICでは、そのICが格納すべき出力形態を示す出力形態設定用データを記憶する揮発性のレジスタを備えている。そして、動作電源の供給が開始されるパワーオン毎に、上記出力形態設定用データを外部から入力して上記レジスタに格納し、そのレジスタに格納されたデータに応じて、出力形態がハイサイド出力形態とロウサイド出力形態との何れかに設定されるように構成されている。

【0010】このため、上記従来の電気負荷駆動用ICをマイクロコンピュータと共に電子制御装置に搭載して、そのマイクロコンピュータからの制御信号に従い電

気負荷への通電を制御するようにした場合、マイクロコンピュータは、パワーオン毎に上記電気負荷駆動用ICへ出力形態設定用データを出力して、その電気負荷駆動用ICの出力形態を確定させることとなる。

【0011】しかしながら、この場合、マイクロコンピュータが正常に動作している期間は良いが、通電対象の電気負荷が、例えばエンジンへの点火を行うイグナイタなど、エンジンを制御するために用いられる電気負荷である場合には、以下の問題が生じる。

【0012】まず一般に、車両のエンジンを制御するために用いられる電気負荷に対しては、エンジン始動時においてバッテリー電圧の低下に伴いマイクロコンピュータへ安定した動作電圧を供給できない可能性がある期間や、マイクロコンピュータにプログラム暴走といった異常が生じた場合など、マイクロコンピュータが正常に動作しない場合には、そのマイクロコンピュータとは別のバックアップ制御回路から出力されるバックアップ制御信号に従ってその電気負荷への通電を行う、といったバックアップ制御を実施する必要がある。

【0013】ところが、上記従来の電気負荷駆動用ICでは、マイクロコンピュータが正常に動作しなければ、出力形態をハイサイド出力形態とロウサイド出力形態とのうちの適切な方に確定させることができないため、上記バックアップ制御を実施することができない。

【0014】本発明は、こうした問題に鑑みなされたものであり、電気負荷に対する駆動電流の出力形態をハイサイド出力形態とロウサイド出力形態との何れか一方に任意に設定可能であるにも拘わらず、マイクロコンピュータが正常に動作しない場合の電気負荷に対するバックアップ制御を、確実に実施することができる電気負荷駆動用ICを提供することを目的としている。

【0015】

【課題を解決するための手段及び発明の効果】上記目的を達成するためになされた請求項1に記載の電気負荷駆動用ICは、電気負荷に駆動電流を流すための電流供給経路に直列に接続される2つの出力端子と、電気負荷への通電及び非通電を指示する制御信号を、外部から入力するための入力手段と、出力形態設定用データを記憶する記憶手段とを備えており、その記憶手段に記憶されている出力形態設定用データに応じて、当該ICの前記電気負荷に対する駆動電流の出力形態が、ハイサイド出力形態とロウサイド出力形態との何れか一方に設定されるようになっている。

【0016】そして、出力形態がハイサイド出力形態に設定された場合には、前記電流供給経路における電気負荷よりも高電位側に2つの出力端子が直列に接続された状態で、前記入力手段により入力される制御信号に従い前記両出力端子間を導通させて電気負荷へ駆動電流を流し出し、逆に、出力形態がロウサイド出力形態に設定された場合には、前記電流供給経路における電気負荷より

も低電位側に2つの出力端子が直列に接続された状態で、前記入力手段により入力される制御信号に従い前記両出力端子間を導通させて電気負荷側から駆動電流を引き込む。

【0017】ここで特に、請求項1の電気負荷駆動用ICでは、上記記憶手段が、電力供給が遮断された後でも記憶内容を保持可能な不揮発性メモリであると共に、その記憶手段としての不揮発性メモリには、前記電子制御装置が電気負荷を通電制御するように配置された状態で当該ICにより初めて電気負荷への通電が実行される前までに、出力形態設定用データが予め書き込まれている。

【0018】よって、この電気負荷駆動用ICによれば、実際に使用される段階では、マイクロコンピュータの動作に拘わらず、その出力形態をハイサイド出力形態とロウサイド出力形態とのうちの適切な方に予め確定させることができる。このため、請求項1の電気負荷駆動用ICによれば、電気負荷に対する駆動電流の出力形態をハイサイド出力形態とロウサイド出力形態との何れか一方に任意に設定可能であるにも拘わらず、マイクロコンピュータが正常に動作しない場合に、そのマイクロコンピュータとは別のバックアップ制御回路から出力されるバックアップ制御信号に従い電気負荷への通電を行う、といったバックアップ制御を確実に実施することができるようになる。

【0019】具体的に説明すると、この電気負荷駆動用ICは、下記の(1)～(3)のように使用すれば良い。

(1)：まず、当該ICの外部に、以下のような制御信号切替用の論理回路を設ける。

【0020】即ち、この論理回路は、電気負荷への通電及び非通電を指示する第1の制御信号A及び第2の制御信号Bからなる2つの制御信号A、Bと、その2つの制御信号A、Bのうちの何れを電気負荷の通電制御に実際に使用するかを指示する切替信号Cとを外部から入力して、切替信号Cが第1の制御信号Aの使用を示す方の論理レベルである場合には、第1の制御信号Aを、実際に使用する制御信号として当該ICの入力手段に供給し、逆に、切替信号Cが第2の制御信号Bの使用を示す方の論理レベルである場合には、第2の制御信号Bを、実際に使用する制御信号として当該ICの入力手段に供給する、というものである。

【0021】(2)：更に、当該ICが搭載される電子制御装置には、マイクロコンピュータとは別に、以下のようなバックアップ制御用の回路(以下、バックアップ制御回路という)は、マイクロコンピュータが正常に動作しているか否かを判断して、マイクロコンピュータが正常に動作していると判断している場合には、前記切替信号Cを第1の制御信号Aの使用を示す方の論理レベルで出力

し、また、マイクロコンピュータが正常に動作していないと判断している場合には、前記切替信号Cを第2の制御信号Bの使用を示す方の論理レベルで出力すると共に、マイクロコンピュータに代わって電気負荷への通電及び非通電を指示するバックアップ制御信号を出力する、というものである。

【0022】(3)：そして、マイクロコンピュータから出力される制御信号を、第1の制御信号Aとして、上記(1)の論理回路に入力させると共に、上記(2)のバックアップ制御回路から出力されるバックアップ制御信号を、第2の制御信号Bとして、上記(1)の論理回路に入力させ、更に、上記(2)のバックアップ制御回路から出力される切替信号Cを、上記(1)の論理回路に入力させる。

【0023】このようにすれば、マイクロコンピュータが正常に動作している場合には、そのマイクロコンピュータからの制御信号が当該ICの入力手段に供給されて、電気負荷には、当該ICにより、マイクロコンピュータからの制御信号に従い駆動電流が供給されることとなる。また、マイクロコンピュータが正常に動作しない場合には、上記(2)のバックアップ制御回路から出力されるバックアップ制御信号が当該ICの入力手段に供給されて、電気負荷には、当該ICにより、バックアップ制御回路からのバックアップ制御信号に従い駆動電流が供給されることとなる。よって、マイクロコンピュータによる電気負荷の通電の制御と、そのマイクロコンピュータが正常に動作しない場合の電気負荷のバックアップ制御とを実施することができる。

【0024】次に、請求項2に記載の電気負荷駆動用ICは、請求項1の電気負荷駆動用ICに対して、上記(1)の論理回路と同じ機能を有した制御信号切替手段を追加して備えている。このため、請求項2に記載の電気負荷駆動用ICによれば、上記(1)の論理回路を別途設けなくても、マイクロコンピュータが正常に動作しない場合の電気負荷に対するバックアップ制御を実施することができる。

【0025】具体的には、この請求項2の電気負荷駆動用ICは、請求項3に記載の如く使用すれば良い。即ち、当該ICを、マイクロコンピュータに加えて上記(2)のバックアップ制御回路を備えた電子制御装置に搭載すると共に、そのバックアップ制御回路から出力されるバックアップ制御信号及び切替信号と、マイクロコンピュータから出力される制御信号とを、上記(3)で述べたように当該ICの制御信号切替手段に入力させれば良い。そして、このようにすれば、当該ICの外部に制御信号切替用の論理回路を別途設けなくても、マイクロコンピュータによる電気負荷の通電の制御と、そのマイクロコンピュータが正常に動作しない場合の電気負荷のバックアップ制御とを実施することができる。

【0026】

【発明の実施の形態】以下、本発明が適用された実施形態の電気負荷駆動用ICについて、図面を用いて説明する。まず図1は、本実施形態の電気負荷駆動用IC1の全体構成を表す構成図である。

【0027】本実施形態の電気負荷駆動用IC（以下単にICともいう）1は、例えば自動車のエンジンやトランスミッションなどを制御する車両用電子制御装置に、マイクロコンピュータ（以下、マイコンという）3及び該マイコン3が正常に動作しているかを判断するバックアップ制御回路4と共に搭載されて、そのマイコン3とバックアップ制御回路4との各々から出力される信号に従い、リレーやソレノイドといった各電気負荷（以下単に、負荷という）5a～5eに駆動電流を流すものであり、各負荷5a～5eに対してハイサイド出力形態とロウサイド出力形態との両方の出力形態で駆動電流を流すことが可能な全く同じ構成の5つの出力回路7a～7eを備えている。

【0028】尚、ここでは、本IC1によって駆動可能な負荷が、5個であるものとしている。また、図1及び以下の説明において、負荷と各種信号との符号に添付した「a」～「e」は、それが出力回路7a～7eの何れに対応するものかを指している。また更に、以下の説明において、負荷や各種信号を、出力回路7a～7e別に区別しない場合には、それらの符号として「a」～「e」を除いた符号を用いる。

【0029】そして更に、本実施形態の電気負荷駆動用IC1は、バッテリー電圧（負荷電源の高電位側に相当し、具体的にはバッテリーのプラス端子の電圧）VBを約2倍の電圧に昇圧して、その昇圧した電圧（以下、昇圧電圧という）VCPを各出力回路7a～7eに供給するチャージポンプ回路9と、各出力回路7a～7eが求めるべき出力形態を示す出力形態設定用データを記憶する不揮発性のEEPROM11（記憶手段としての不揮発性メモリに相当）と、各出力回路7a～7eをEEPROM11内の出力形態設定用データが示す出力形態で動作させるセレクト13とを備えている。

【0030】ここで、EEPROM11に記憶される出力形態設定用データは、出力回路7a～7eの各々に対応した各ビットからなると共に、そのビットの“1”がハイサイド出力形態を示し、“0”がロウサイド出力形態を示す5ビットのデータである。

【0031】そして、本実施形態の電気負荷駆動用IC1では、当該IC1が電子制御装置に搭載される前に、図1の矢印Y1に示す如く、予めEEPROM11へ上記出力形態設定用データが書き込まれるようになっている。そして、本IC1が電子制御装置に搭載されて、該IC1に動作電圧（例えば5V）が供給された状態においては、EEPROM11に書き込まれた出力形態設定用データの各ビットの信号が、各出力回路7a～7eに夫々対応する出力形態設定用信号Fa～Feとして、セ

レクト13に供給される。

【0032】一方、セレクト13は、当該IC1の外部から供給される第1の制御信号Aa～Ae、第2の制御信号Ba～Be、及び切替信号Ca～Ceに基づいて、各出力回路7a～7eへ、ハイサイド出力形態用の第1駆動指令信号Da～Deと、ロウサイド出力形態用の第2駆動指令信号Ea～Eeとを出力する。

【0033】尚、第1の制御信号Aa～Aeと第2の制御信号Ba～Beは、負荷5への通電及び非通電を指示する信号であり、切替信号Ca～Ceは、第1の制御信号Aと第2の制御信号Bとのうちの何れを負荷5の通電制御に実際に使用するかを示す信号である。そして、本実施形態において、各制御信号A、Bは、ハイアクティブであり、それがハイレベルの時に負荷5への通電が行われる。また、切替信号Caは、ハイレベルが第1の制御信号Aの使用を示す方の論理レベルで、ロウレベルが第2の制御信号Bの使用を示す方の論理レベルとなっている。

【0034】セレクト13の構成及び作用について、出力回路7aへ第1駆動指令信号Daと第2駆動指令信号Eaとを出力する部分を挙げて具体的に説明すると、セレクト13は、図2に示すように、当該ICの外部から供給される第1の制御信号Aaと切替信号Caとを入力して、その両信号Aa、Caの論理積信号を出力するアンドゲート15と、当該ICの外部から供給される第2の制御信号Baと上記切替信号Caとを入力して、その切替信号Caを論理反転させた信号と第2の制御信号Baとの論理積信号を出力するアンドゲート16と、アンドゲート15の出力信号とアンドゲート16の出力信号との論理和信号を出力するオアゲート17と、そのオアゲート17の出力信号とEEPROM11からの出力形態設定用信号Faとを入力して、その両信号の論理積信号を、出力回路7aへの第1駆動指令信号Daとして出力するアンドゲート18と、上記オアゲート17の出力信号とEEPROM11からの出力形態設定用信号Faとを入力して、その出力形態設定用信号Faを論理反転させた信号と上記オアゲート17の出力信号との論理積信号を、出力回路7aへの第2駆動指令信号Eaとして出力するアンドゲート19とを備えている。

【0035】このため、セレクト13から出力回路7aに出力される第1駆動指令信号Daと第2駆動指令信号Eaは、下記の表1のようになる。尚、表1において、「L」はロウレベルを意味しており、「H」はハイレベルを意味している。

【0036】

【表1】

	F _e	C _e	D _e	E _e
①	H	H	A _e	L
		L	B _e	L
②	L	H	L	A _e
		L	L	B _e

即ち、:EEPROM11からの出力形態設定用信号F_eが、ハイサイド出力形態を示すハイレベル(“1”)であるならば、アンドゲート19から出力回路7_eに出力される第2駆動指令信号E_eが、ロウレベルに固定されるのに対して、アンドゲート18から出力回路7_eに出力される第1駆動指令信号D_eは、オアゲート17からアンドゲート18、19に供給される信号と同じ論理レベルとなる。よって、出力回路7_eへの第1駆動指令信号D_eは、切替信号C_eがハイレベルの場合に、第1の制御信号A_eと同じ論理レベルとなり、切替信号C_eがロウレベルの場合に、第2の制御信号B_eと同じ論理レベルとなる。これは、切替信号C_eがハイレベルであれば、オアゲート17からアンドゲート18、19へ、外部からの第1の制御信号A_eが供給され、逆に切替信号C_eがロウレベルであれば、オアゲート17からアンドゲート18、19へ、外部からの第2の制御信号B_eが供給されるからである。

【0037】また、:EEPROM11からの出力形態設定用信号F_eが、ロウサイド出力形態を示すロウレベル(“0”)であるならば、アンドゲート18から出力回路7_eに出力される第1駆動指令信号D_eが、ロウレベルに固定されるのに対して、アンドゲート19から出力回路7_eに出力される第2駆動指令信号E_eは、オアゲート17からアンドゲート18、19に供給される信号と同じ論理レベルとなる。よって、出力回路7_eへの第2駆動指令信号E_eは、切替信号C_eがハイレベルの場合に、第1の制御信号A_eと同じ論理レベルとなり、切替信号C_eがロウレベルの場合に、第2の制御信号B_eと同じ論理レベルとなる。

【0038】尚、図示は省略しているが、セクタ13には、他の出力回路7_b~7_eの各々に対しても、上記アンドゲート15、16、18、19及びオアゲート17からなる回路と全く同じ回路が備えられている。そして、セクタ13は、出力回路7_a以外の各出力回路7_b~7_eに対しても、上記表1の、と全く同じ要領で、第1駆動指令信号D_b~D_eと第2駆動指令信号E_b~E_eとを出力する。

【0039】一方更に、図1に示す如く、本実施形態の電気負荷駆動用IC1には、各出力回路7_a~7_eに対応させて、高電位側出力端子20と低電位側出力端子22とからなる2個1組の出力端子20、22が夫々設けられている。そして例えば、出力回路7_aによって負荷

5_aをハイサイド駆動する場合には、図1に例示するように、負荷5_aの- (マイナス) 側端子を、接地電位(負荷電源の低電位側に相当し、具体的にはバッテリーのマイナス端子の電位)に接続すると共に、その負荷5_aの+ (プラス) 側端子を、出力回路7_aに対応した低電位側出力端子22に接続し、更に、出力回路7_aに対応した高電位側出力端子20をバッテリー電圧V_Bに接続する。そして、この場合には、出力回路7_aに対応した低電位側出力端子22から負荷5_aへと、駆動電流が流し出されることとなる。

【0040】また例えば、出力回路7_eによって負荷5_eをロウサイド駆動する場合には、図1に例示するように、負荷5_eの+ 側端子をバッテリー電圧V_Bに接続すると共に、その負荷5_eの- 側端子を、出力回路7_eに対応した高電位側出力端子20に接続し、更に、出力回路7_eに対応した低電位側出力端子22を接地電位に接続する。そして、この場合には、負荷5_e側から出力回路7_eに対応した高電位側出力端子20へと、駆動電流が引き込まれることとなる。

【0041】尚、図1における本電気負荷駆動用IC1の外部接続状態は、3つの各負荷5_a~5_cを、出力回路7_a~7_cの各々によってハイサイド駆動し、他の2つの各負荷5_d、5_eを、出力回路7_d、7_eの各々によってロウサイド駆動する場合を例示している。

【0042】次に、各出力回路7_a~7_eの構成及び作用について、図2及び図3を用いて説明する。尚、前述したように、各出力回路7_a~7_eの構成は全く同じであるため、ここでは、出力回路7_aを代表に挙げて説明する。また、図2は、出力回路7_aの構成、及び、その出力回路7_aをハイサイド出力形態で動作させる場合の負荷5との接続状態を表しており、図3は、出力回路7_aの構成、及び、その出力回路7_aをロウサイド出力形態で動作させる場合の負荷5との接続状態を表している。

【0043】図2及び図3に示すように、出力回路7_aは、エミッタにチャージポンプ回路9から出力される昇圧電圧V_{CP}が印加されると共に、ベースとコレクタが共通接続されたPNPトランジスタ21と、エミッタとベースとの各々が上記PNPトランジスタ21のエミッタとベースに夫々接続されて、そのPNPトランジスタ21と共にカレントミラー回路を成すPNPトランジスタ23と、PNPトランジスタ21のコレクタに一端が接続された抵抗25と、その抵抗25の他端にドレインが接続されると共に、ソースが接地電位に接続され、更にセクタ13からの第1駆動指令信号D_aがゲートに供給されたNチャネルMOSFET27と、PNPトランジスタ23のコレクタにアノードが接続されたダイオード29とを備えている。

【0044】また、出力回路7_aは、エミッタにバッテリー電圧V_Bが印加されると共に、ベースとコレクタが共

過接続されたPNPトランジスタ31と、エミッタとベースとの各々が上記PNPトランジスタ31のエミッタとベースに夫々接続されて、そのPNPトランジスタ31と共にカレントミラー回路を成す。PNPトランジスタ33と、PNPトランジスタ31のコレクタに一端が接続された抵抗35と、その抵抗35の他端にドレインが接続されると共に、ソースが接地電位に接続され、更にセレクト13からの第2駆動指令信号Eaがゲートに供給されたNチャネルMOSFET37と、PNPトランジスタ33のコレクタにアノードが接続され、カソードが上記ダイオードD29のカソードに共通接続されたダイオード39とを備えている。

【0045】そして更に、出力回路7aは、ドレインが当該出力回路7aに対応した高電位側出力端子20に接続され、ソースが当該出力回路7aに対応した低電位側出力端子22に接続された、出力トランジスタとしてのNチャネルパワーマOSFET41と、上記両ダイオードD29、39のカソードと上記FET41のゲートとの間に接続されたゲート保護用の抵抗43と、カソードがFET41のゲートに接続されたツェナーダイオード45と、アノードがツェナーダイオード45のアノードに接続され、カソードがFET41のソースに接続されたダイオード47とを備えている。尚、ツェナーダイオード45は、FET41のゲートに過電圧が印加されるのを防止するために設けられており、ダイオード47は、FET41のゲート-ソース間が逆バイアスされるのを防止するために設けられている。

【0046】このように構成された出力回路7aにおいて、負荷5をハイスайд駆動する場合（つまり、ハイスайд出力形態で用いられる場合）には、図2に示すように、FET41のドレインが、高電位側出力端子20を介してバッテリー電圧VBに接続されると共に、FET41のソースが、接地電位に-側端子が接続された負荷5の+側端子に低電位側出力端子22を介して接続される。換言すれば、出力回路7aに対応した2つの出力端子20、22が、負荷5への電流供給経路における該負荷5よりも高電位側に直列に接続される。そして、FET41は、その接続状態でハイスайд駆動手座として機能することとなる。

【0047】即ち、まず、この場合、EEPROM11に予め書き込まれる出力形態設定用データのうち、出力回路7aに対応するビットは、ハイスайд出力形態を示す“1”に設定される。そして、これに伴い、EEPROM11からセレクト13に供給される当該出力回路7aの出力形態設定用信号Fはハイレベルとなる。

【0048】すると、前述したように、セレクト13から出力回路7aに出力される第2駆動指令信号Eaがロウレベルに固定されるのに対して、セレクト13から出力回路7aに出力される第1駆動指令信号Deは、外部から供給される切替信号Caがハイレベルならば第1の

制御信号Aaと同じ論理レベルになり、切替信号Caがロウレベルならば第2の制御信号Baと同じ論理レベルになる。

【0049】このため、出力回路7aにおいては、FET37がオフしたままとなるのに対して、FET27は、当該1C1の外部から供給される第1の制御信号Aa或いは第2の制御信号Baに応じて、その制御信号がハイレベルの時にオンすることとなる。そして、FET27がオンすると、カレントミラー回路を成す2つのトランジスタ21、23がオンし、トランジスタ23のコレクタからFET41のゲートへ、ダイオード29及び抵抗43を介してチャージポンプ回路9からの昇圧電圧VCPが供給されて、FET41がオンすることとなる。

【0050】つまり、外部からの切替信号Caがハイレベルであれば、同じく外部からの第1の制御信号Aaがハイレベルになると、負荷5に対してハイスайд接続された（負荷5よりも高電位側に接続された）FET41のゲートに、バッテリー電圧VBの約2倍の昇圧電圧VCPが供給されて、該FET41がオンする。そして、FET41がオンすると、そのFET41のソースから、低電位側出力端子22を介して負荷5へと駆動電流が流れ出されることとなる。また、外部からの切替信号Caがロウレベルであれば、同じく外部からの第2の制御信号Baがハイレベルになると、FET41のゲートに昇圧電圧VCPが供給されて、該FET41がオンし、そのFET41のソースから低電位側出力端子22を介して、負荷5へと駆動電流が流れ出されることとなる。

【0051】一方、出力回路7aにおいて、負荷5をロウサイド駆動する場合（つまり、ロウサイド出力形態で用いられる場合）には、図3に示すように、FET41のドレインが、バッテリー電圧VBに+側端子が接続された負荷5の-側端子に高電位側出力端子20を介して接続されると共に、FET41のソースが、低電位側出力端子22を介して接地電位に接続される。換言すれば、出力回路7aに対応した2つの出力端子20、22が、負荷5への電流供給経路における該負荷5よりも低電位側に直列に接続される。そして、FET41は、その接続状態でロウサイド駆動手座として機能することとなる。

【0052】即ち、まず、この場合、EEPROM11に予め書き込まれる出力形態設定用データのうち、出力回路7aに対応するビットは、ロウサイド出力形態を示す“0”に設定される。そして、これに伴い、EEPROM11からセレクト13に供給される当該出力回路7aの出力形態設定用信号Fはロウレベルとなる。

【0053】すると、前述したように、セレクト13から出力回路7aに出力される第1駆動指令信号Deがロウレベルに固定されるのに対して、セレクト13から出力回路7aに出力される第2駆動指令信号Eaは、外部

から供給される切替信号C_eがハイレベルならば第1の制御信号A_eと同じ論理レベルになり、切替信号C_eがロウレベルならば第2の制御信号B_eと同じ論理レベルになる。

【0054】このため、出力回路7_eにおいては、FET27がオフしたままとするのに対して、FET37は、当該IC1の外部から供給される第1の制御信号A_eまたは第2の制御信号B_eに応じて、その制御信号がハイレベルの時にオンすることとなる。そして、FET37がオンすると、カレントミラー回路を成す2つのトランジスタ31、33がオンし、トランジスタ33のコレクタからFET41のゲートへ、ダイオード39及び抵抗43を介してバッテリー電圧VBが供給されて、FET41がオンすることとなる。

【0055】つまり、外部からの切替信号C_eがハイレベルであれば、同じく外部からの第1の制御信号A_eがハイレベルになると、負荷5に対してロウサイド接続された（負荷5よりも低電位側に接続された）FET41のゲートにバッテリー電圧VBが供給されて、該FET41がオンする。そして、FET41がオンすると、負荷5側から高電位側出力端子20を介してFET41のドレインへ、負荷5の駆動電流が引き込まれることとなる。また、外部からの切替信号C_eがロウレベルであれば、同じく外部からの第2の制御信号B_eがハイレベルになると、FET41のゲートにバッテリー電圧VBが供給されて、該FET41がオンし、負荷5側から高電位側出力端子20を介してFET41のドレインへ、負荷5の駆動電流が引き込まれることとなる。

【0056】次に、以上のような本実施形態の電気負荷駆動用IC1を用いて、マイコン3が正常に動作しないときのバックアップ制御が必要な負荷への通電を行う場合の具体例について、その通電対象の負荷が、通電に伴いエンジンへの点火を行うイグナイタである場合を例に挙げて説明する。

【0057】尚、ここでは、図1における負荷5_aがイグナイタであるとし、その負荷5_aを、図1の如く、出力回路7_eによってハイサイド駆動するものとする。また、マイコン3は、図1に例示するように、エンジン始動用のスタータモータが動作したときにハイレベルとなるスタータ信号、エンジンのクランク軸の回転位置が予め定められた基準位置になったときにパルス的にレベル変化する基準位置信号、及び上記クランク軸が所定角度回転する毎にパルス的にレベル変化するエンジン回転信号などに基づいて、イグナイタへの通電及び非通電を指示する制御信号S_aを出力するものとする。

【0058】まず、この場合、EEPROM11には、予め、出力回路7_eに対応する出力形態設定用データのビットとして、ハイサイド出力形態を示す“1”を電気的に書き込んでおく。また、マイコン3及び本電気負荷駆動用IC1と共に電子制御装置に搭載されるバックア

ップ制御回路4は、マイコン3から出力される周知のウォッチドッグ信号WDの周期に基づいて、マイコン3が正常に動作しているかを監視し、そのウォッチドッグ信号WDに基づく監視でマイコン3が異常と判断したならば、マイコン3のリセット信号RESを出力する。

【0059】また更に、バックアップ制御回路4は、マイコン3のリセット信号RESを出力してから上記ウォッチドッグ信号WDが再び正常に出力されるようになるまでの間、或いは、スタータ信号がハイレベルになってからマイコン3が確実に正常な動作を開始すると見なされる所定期間の間、マイコン3が正常に動作していないと判断して、マイコン3の代わりにイグナイタへの通電及び非通電を指示するバックアップ制御信号（この例では、所謂バックアップ点火信号）を出力すると共に、マイコン3の動作状態を示す状態信号を、正常でないことを示すロウレベルで出力する。

【0060】尚、バックアップ制御回路4にて、スタータ信号がハイレベルになってから所定期間の間、マイコン3が正常に動作していないと判断するのは、スタータモータが動作した直後はエンジン始動時であり、そのエンジン始動時にはバッテリー電圧の低下に伴いマイコン3へ安定した動作電圧を供給できない可能性があるためである。また、バックアップ制御回路4は、マイコン3と同様に、上記基準位置信号とエンジン回転信号に基づいてバックアップ制御信号を出力する。また更に、バックアップ制御回路4は、マイコン3が正常に動作していると判断している場合には、バックアップ制御信号を例えばロウレベルに固定すると共に、上記状態信号を、マイコン3が正常であることを示すハイレベルで出力する。

【0061】そして、この場合には、図1に例示するように、マイコン3から出力される制御信号S_eを、出力回路7_eに対応する第1の制御信号A_eとして、IC1のセクタ13に入力させると共に、バックアップ制御回路4から出力されるバックアップ制御信号を、出力回路7_eに対応する第2の制御信号B_eとして、IC1のセクタ13に入力させ、更に、バックアップ制御回路4から出力されるマイコン3の状態信号を、出力回路7_eに対応する切替信号C_eとして、IC1のセクタ13に入力させる。

【0062】このようにすれば、バックアップ制御回路4によりマイコン3が正常に動作していると判断されている場合（即ち、バックアップ制御回路4からIC1へ切替信号C_eとして出力される状態信号がハイレベルである場合）には、マイコン3からの制御信号S_eが、IC1内のセクタ13を構成する回路のうちで、出力回路7_eに対応したアンドゲート18、19に入力され、その結果、イグナイタである負荷5_aには、本IC1により、マイコン3からの制御信号S_aに従って駆動電流が供給されることとなる。

【0063】また、バックアップ制御回路4によりマイ

コン3が正常に動作していないと判断されている場合(即ち、バックアップ制御回路4からIC1へ切替信号Ceとして出力される状態信号がロウレベルである場合)には、バックアップ制御回路4からのバックアップ制御信号が、IC1内のセクタ13を構成する回路のうちで、出力回路7eに対応したアンドゲート18、19に入力され、その結果、イグナイタである負荷5aには、本IC1により、バックアップ制御回路4からのバックアップ制御信号に従って駆動電流が供給されることとなる。

【0064】よって、イグナイタに対して、マイコン3による通電の制御と、マイコン3が正常に動作しない場合のバックアップ制御とを実施することができる。これは、本実施形態のIC1では、出力形態設定用データを記憶する記憶手段として、電力供給が遮断された後でも記憶内容を保持可能なEEPROM11を備えていると共に、そのEEPROM11には、電子制御装置が当該IC1により初めて負荷への通電を実行する前までに、出力形態設定用データが予め書き込まれているためであり、当該ICが実際に使用される段階では、マイコン3の動作に拘わらず、各出力回路7a~7eの出力形態を、ハイスайд出力形態とロウサイド出力形態とのうちの適切な方に、事前に確定させることができるからである。

【0065】以上のように、本実施形態の電気負荷駆動用IC1によれば、負荷5に対する駆動電流の出力形態をハイスайд出力形態とロウサイド出力形態との何れか一方に任意に設定可能であるにも拘わらず、マイコン3が正常に動作しない場合の負荷5に対するバックアップ制御を確実に実施することができる。

【0066】また、本実施形態の電気負荷駆動用IC1では、第1の制御信号Aと第2の制御信号Bとのうちの何れか一方を切替信号Cに応じて択一的に内部へ取り込むための、アンドゲート15、16及びオアゲート17からなる論理回路を、セクタ13の部分に内蔵しているため、そのような論理回路を当該IC1の外部に別途設けなくても、マイコン3が正常に動作しない場合の負荷5に対するバックアップ制御を実施することができる。

【0067】尚、図1では、IC1にて第1及び第2の制御信号A、Bと切替信号Cとの各々を外部から入力するための入力端子は図示を省略しているが、バックアップ制御が不要な負荷5を駆動するのに用いる出力回路に対応した各入力端子については、切替信号Cの入力端子をハイレベルにプルアップしておくと共に、第2の制御信号Bの入力端子をロウレベルにプルダウン又はハイレベルにプルアップしておけば良く、第1の制御信号Aの入力端子にマイコン3からの制御信号を入力させれば良い。そして、このようにすれば、バックアップ制御が不要な負荷5に対しては、マイコン3からの制御信号に依

じてのみ、駆動電流が供給されることとなる。

【0068】一方、本実施形態の電気負荷駆動用IC1では、セクタ13におけるアンドゲート18、19の2つの入力端子のうち、オアゲート17の出力信号が入力される方の入力端子が、信号入力手段に相当し、セクタ13におけるアンドゲート15、16及びオアゲート17からなる論理回路が、制御信号切替手段に相当している。また、本実施形態では、セクタ13におけるアンドゲート18、19と、FET27、37と、抵抗25、35と、PNPトランジスタ21、23、31、33と、ダイオード29、39とからなる部分が、出力トランジスタとしてのFET41をEEPROM11内の出力形態設定用データに応じてハイスайд駆動手段とロウサイド駆動手段との何れかとして機能させる手段の役割を果たしている。

【0069】以上、本発明の一種の実施形態について説明したが、本発明は、種々の形態を採り得ることは言うまでもない。例えば、上記実施形態の電気負荷駆動用IC1において、出力形態設定用データを記憶する不揮発性メモリとしては、EEPROM11に限らず、EPROMやフラッシュROM、或いは、データの書き込みが1度だけ可能なワンタイム PROMを内蔵するようにしても良い。また、このような記憶手段としての不揮発性メモリには、例えば、電子制御装置の製造時に、その電子制御装置に搭載した直後に、出力形態設定用データを書き込むようにしても良い。

【0070】また、上記実施形態の電気負荷駆動用IC1では、5個の出力回路7a~7eを備えていたが、その数は5個に限るものではなく、例えば1個や2個でも良い。一方、上記実施形態の電気負荷駆動用IC1では、各出力回路7a~7e毎に、切替信号Ca~Ceを夫々入力するようにしたが、その切替信号Cは、全ての出力回路7a~7eに共通のものを1つだけ入力するようにしても良い。つまり、この場合には、その1系統の切替信号Cが、セクタ13にて各出力回路7a~7eに夫々対応して設けられたアンドゲート15、16へ、共通に入力されるように構成すれば良い。

【0071】また、セクタ13におけるアンドゲート15、16及びオアゲート17は、出力回路7a~7eの全てについて夫々設けるのではなく、その出力回路7a~7eのうちの一部だけに対応させて設けるようにしても良い。そして、アンドゲート15、16及びオアゲート17を設けない場合には、アンドゲート18、19の入力端子に、外部からの第1の制御信号Aがそのまま入力されるように構成すれば良い。

【0072】一方更に、上記実施形態の電気負荷駆動用IC1において、出力回路7a~7eの全てが同時にハイスайд出力形態で用いられることは無いと想定されるのであれば、チャージポンプ回路9の昇圧電圧VCPの出力能力は、ハイスайд出力形態で同時に用いられると

想定される最大値の出力回路のFET 41へ駆動電圧
(即ち、FET 41をオンさせるためのゲート電圧)を
供給可能な最低限の値に設定しておけば良い。そして、
このようにすれば、チャージポンプ回路9の構成を必要
最小限のものにすることができる。

【図面の簡単な説明】

【図1】 実施形態の電気負荷駆動用ICの全体構成を
表す構成図である。

【図2】 実施形態の電気負荷駆動用ICに備えられた
セクタ及び出力回路の構成と、その出力回路をハイサ
イド出力形態で動作させる場合の負荷との接続状態とを
表す回路図である。

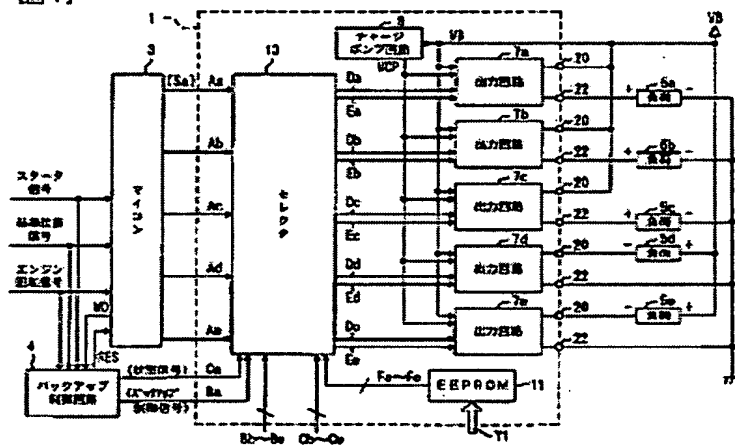
【図3】 実施形態の電気負荷駆動用ICに備えられた
セクタ及び出力回路の構成と、その出力回路をロウサ
イド出力形態で動作させる場合の負荷との接続状態とを
表す回路図である。

イド出力形態で動作させる場合の負荷との接続状態とを
表す回路図である。

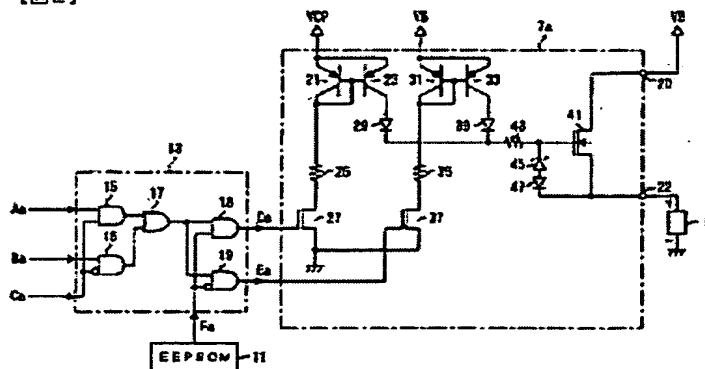
【符号の説明】

1…電気負荷駆動用IC、3…マイクロコンピュータ、
4…バックアップ制御回路、5a~5e…電気負荷、7
a~7e…出力回路、9…チャージポンプ回路、11…
EEPROM、13…セクタ、15、16、18、1
9…アンドゲート、17…オアゲート、20…高電位側
出力端子、22…低電位側出力端子、25、35、43
…抵抗、21、23、31、33…PNPトランジ
スタ、27、37…NチャネルMOSFET、29、3
9、47…ダイオード、45…ツェナーダイオード、4
1…NチャネルパワーMOSFET

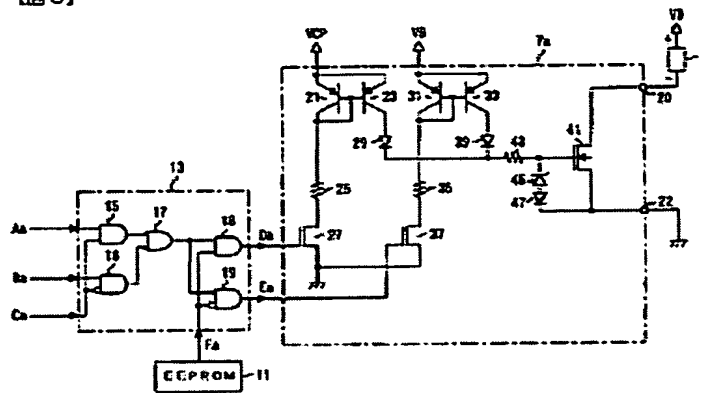
【図1】



【図2】



【図3】



フロントページの続き

Fターム (参考) 5J055 AX37 AX59 AX66 BX16 CX20
 DX22 DX53 DX64 EX07 EX12
 EY01 EY12 EY13 EY17 EY21
 EZ04 EZ25 EZ29 EZ39 EZ66
 FX12 FX17 FX35 GX01
 5J056 AA04 BB21 CC02 DD02 DD13
 DD34 DD38 FF07 FF09 GG14